



# 目录

<b>1. 概述</b> .....	<b>3</b>
<b>2. 设计目标</b> .....	<b>3</b>
2.1 基本功能 .....	3
2.2 扩展功能 .....	3
<b>3. 任务分工</b> .....	<b>4</b>
<b>4. 系统方案设计与选择</b> .....	<b>5</b>
4.1 硬件部分总体设计 .....	5
4.2 方案详细设计 .....	6
4.3 软件部分流程图设计 .....	9
<b>5. 硬件设计与实现</b> .....	<b>9</b>
5.1 本振电路 .....	10
5.2 AGC 自动增益控制电路.....	11
5.3 混频电路 .....	12
5.4 中频滤波电路 .....	13
5.5 有效值检测电路 .....	14
5.6 控制、键盘、显示电路 .....	15
<b>6. 软件设计与实现</b> .....	<b>15</b>
6.1 键盘接口设计 .....	15
6.2 UART 串口通信设计.....	15
6.3 LCD 显示屏的设计 .....	16
6.4 ADC 的读取与设计 .....	16
<b>7. 系统测试与结果</b> .....	<b>16</b>
7.1 主要仪器仪表 .....	16
7.2 调试电路的方法和技巧 .....	16
7.3 调试故障、产生原因及排除方法.....	17
7.4 各模块测试结果 .....	18
7.5 系统优缺点 .....	20
<b>8. 课程设计总结</b> .....	<b>21</b>
<b>9. 参考文献</b> .....	<b>21</b>

## 1. 概述

信号在频域中表示的图形或曲线被称为信号的频谱,分析信号的频谱特征对理解信号含义、正确处理信号具有重要的辅助作用。通过对简易频谱分析仪的设计与实现,深入掌握已学的理论知识并对后续课程起到启发作用。

信号的分析手段主要有三种:示波器从时域角度测量信号的波形信息,包括信号的幅度、周期、简单频率等;矢量分析仪从调制域角度测量信号的矢量信息,包括信号的幅度误差、矢量误差、相位误差、EVM等;频谱分析仪从频域角度测量信号的频率分布信息,包括信号的频率、功率谱、谐波、杂波、噪声、干扰、失真等。频谱分析仪对于信号分析来说是不可少的,能测量未知的和任意的输入频率、幅度。实际应用中的信号大多是非周期的复杂信号,无法通过示波器从时域角度进行分析,而通过频谱分析仪看到信号不同频率点上功率幅度的分布从而了解信号的频谱。有了这些单个信号的频谱,就能把复杂信号再现、复制出来。但对于变化复杂的信号,许多信息是用示波器检测不出来的。

频谱分析仪的价格昂贵,但信息类教学中如果没有频谱仪辅助观察,不利于对信号特性的理解。针对这种现状提出一种以 MSP430F149 单片机作为主控制器,采用外差原理设计并实现简易频谱分析仪设计方案以提取信号的频谱特征并以图形方式加以显示。本系统对幅度为 200mV~2V 的信号测量的频带宽可以达到 5K~20MHz,并且设计具有模块化的特点,通过将 AD603 自动增益控制电路模块的电路从单级升级到两级,系统可测带宽可达到 90M。

本报告以下的内容将会按照以下结构来组织:在第二小节中我们将会介绍设计的目标;第三小节中,我们将会介绍组员分工情况;第四小节的内容是系统整体功能的介绍;第五、六小节里,每一个小模块的软硬件设计与性能将会被详细介绍;我们系统整机测试的过程与结果将会展现在第七小节。

## 2. 设计目标

### 2.1 基本功能

设计并实现简易频谱分析仪,对 $\leq 20\text{kHz}$ 的输入信号能够提取信号频谱特征,并在 LCD 屏上以图形方式显示。

### 2.2 扩展功能

可测信号的频率范围扩展为: 5K~20MHz;

可测信号的幅度范围扩展为: 200mV~2V;

### 3. 任务分工

任务阶段	任务内容	具体任务内容明细	相关的文档资料	完成人
初期任务	系统方案设计 设计与论证	系统方案设计、硬件模块划分设计、 软件流程设计	开题报告、TI 杯申 请报告	刘庭薇
中期任务	TI 杯 任务分配	任务一：CCS 开发环境概述	WORD 文档	邱添羽
		任务二：CCS5.1 开发环境安装	WORD 文档；图片； 视频；	刘庭薇
		任务三： CCS5.1 应用实例---小灯闪烁	WORD 文档；图片； 视频；	刘庭薇
		任务四：利用 CCSv5.1 中代码示例开发 MSP430	WORD 文档；图片； 视频；	邱添羽
		任务五：使用 CCS5.1 调试复杂应用程序	WORD 文档；图片； 视频；	刘庭薇
	电路设计 及仿真	电路设计、器件选型、电路方案验证	中期报告	刘庭薇
末期任务	器件购买	参赛期间全部芯片等材料的采买		邱添羽
	电路 面包板测试	面包板上电路的搭建、调试及电路方案的 修改		刘庭薇
	电路图绘制	Protel 绘制最终修改确定的电路图		邱添羽
	各模块 软件编写	编写各模块的测试代码		余书剑
	各模块 软硬件测试	验证软件可以成功的控制 DDS、LCD 以 及键盘模块		余书剑 邱添羽
	整体联调	软硬件整体进行测试、调试		刘庭薇 余书剑 邱添羽
	PCB 板焊制	最终系统各模块的 PCB 电路焊制		刘庭薇 邱添羽
	结题报告等 文档书写	团队结题报告、答辩 PPT		WORD 文档；PPT
演示视频			MOV 文件	邱添羽
用户使用手册			WORD 文档	邱添羽

## 4. 系统方案设计与选择

### 4.1 硬件部分总体设计

目前有两种方法对信号频率进行分析：动态信号的分析方法、扫描调谐分析法。

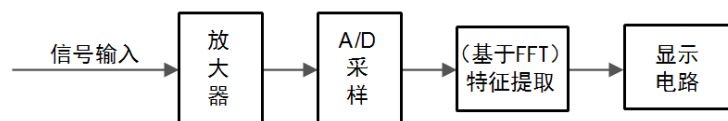
动态信号的分析方法是对信号进行时域的采集，然后对其进行傅里叶变换，将其转换成频域信号。特点是比较快，有较高的采样速率，较高的分辨率。即使是两个信号间隔非常近，用傅立叶变换也可将它们分辨出来。但由于其分析是用数字采样，所能分析信号的最高频率受其采样速率的影响，限制了对高频的分析。目前来说，最高的分析频率只是在 10MHz 或是几十 MHz。一般用于低频信号的分析，如声音，振动等。

扫描调谐分析法是靠电路的硬件去实现的，而不是通过数学变换。它通过直接接收，称为超外差接收直接扫描调谐分析仪。其优点是扫描调谐分析法受器件的影响，只要把器件频率做得很高，其分析能力就会很强。目前的工艺水平，器件可达到 100GHz，最高甚至可做到 325GHz。其频率范围要比前一种分析方法大很多。只是在达到较高分辨率时，其分析测量的时间会有所增加。

因此对应有两种总体设计方案。

#### ● 方案一：

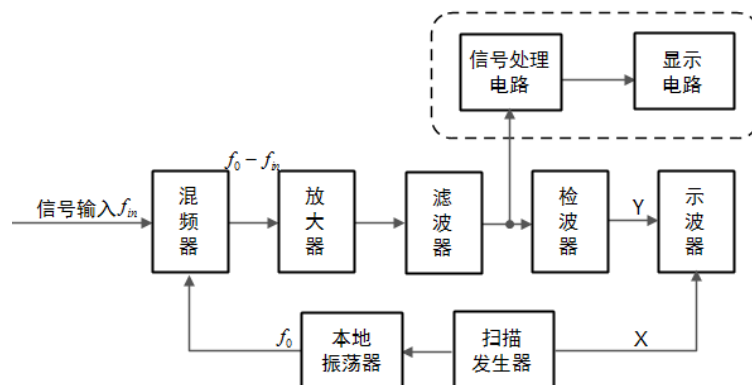
利用动态分析方法的系统总体框图如下所示。放大电路将信号放大到采样所需的电压范围；A/D 采样电路将模拟信号转换为数字信号，在时钟的驱动下实时输出数据；特征提取部分基于快速傅里叶变换（FFT）技术，得到采样数据的频谱；图形显示部分将频谱数据以图形方式显示在界面上。



图表 1 动态分析法频谱分析仪系统原理框图

#### ● 方案二：

利用扫描调谐分析法的超外差式频谱分析仪的系统总体框图如下如下。输入信号  $f_m$  与本地振荡器产生的信号  $f_0$  混频后，经过放大电路将信号放大到采样所需的电压范围（也可以采取前置放大方式），再经过窄带中频滤波器提取落入中频部分的信号。以扫描发生器的频率为 X 轴数据，以检波器检出的幅度为 Y 轴数据，（可以在显示器前段分别设置 X 放大器和 Y 放大器）通过显示电路显示在界面上。



图表 2 扫描调谐分析法的超外差式频谱分析仪系统原理框图

## 4.2 方案详细设计

### ● 方案一详细设计:

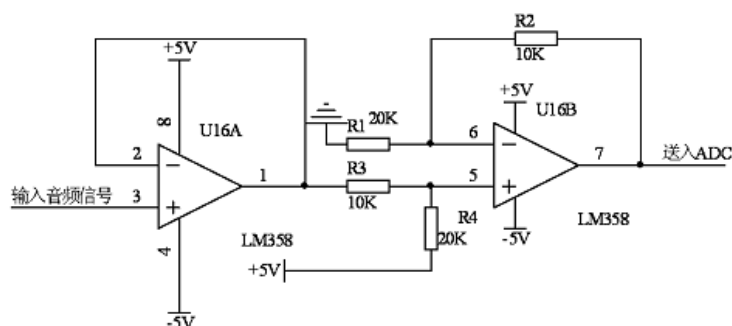
根据动态信号分析法频谱分析仪的原理，系统的总体可以划分为：放大器、A/D 采样、FFT 特征提取、显示等部分。实施方案如下：

#### 1) 放大电路设计

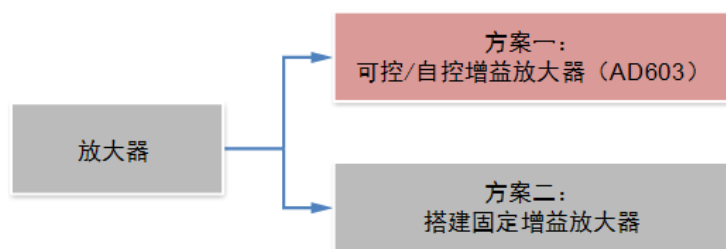
为满足对输入信号幅值范围及对系统输入阻抗的要求，需要在信号处理前先对信号进行前置放大。放大器的实现方案可有两种：

方案一：使用可控增益放大器或自动增益控制放大器，如具有程控增益调整功能的 AD603 型线性增益放大器；

方案二：使用固定增益放大器，搭建电路如下：



图表 3 固定增益放大器电路示意图



方案一可以调整信号的增益，扩大输入信号的幅值范围，但实现较为复杂。方案二虽然输入信号幅值范围小，但实现简单方便，便于操作与计算。考虑到输入信号幅值范围，选择方案一。

#### 2) A/D 采样电路

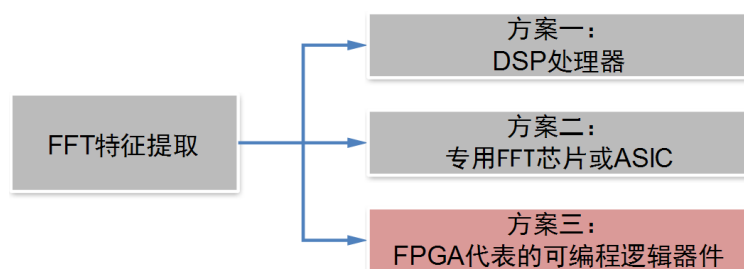
选用 ADS2806 转换器，为使转换更稳定，在转换器的电源引脚上增加滤波电容，抑制电源噪声。该电路结构简单，在时钟的驱动下数据端口实时输出数据，供 FPGA 读取。

#### 3) FFT 特征提取

方案一：利用通用数字信号处理芯片(DSP 处理器)来实现 FFT 特征提取。

方案二：利用专用 FFT 芯片或用户定制的专用集成电路(ASIC)来实现 FFT 特征提取。

方案三：利用以 FPGA 为代表可编程逻辑器件来实现 FFT 特征提取。



方案一使用 DSP 具有软件重用性的优点，灵活方便，能适用于各种场合，但处理速度较慢并且 DSP 的存储容量也不足以用于大点数 FFT 运算。方案二使用专用 FFT 芯片或 ASIC 的方法，运算速度快，可靠性高，适合实时和可靠性要求高的场景，但专用 FFT 芯片不能重新组态，可编程能力有限。方案三使用 FPGA 实现 FFT 优点非常显著：首先，FPGA 有内置的高速乘法器和加法器，高速性能好；其次，FPGA 的存储量大，不需外接存储，电路较为简单可靠；再者，FPGA 是硬件可编程的，比 DSP 更加灵活，不需外部接口和控制芯片配合工作，从而使得硬件更简单和小型化。因此选择方案三实现 FFT 特征提取。

#### 4) 显示电路

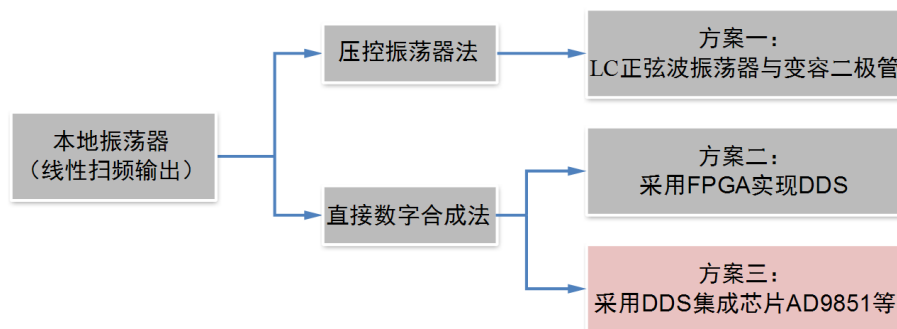
显示模块采用 FM1602C 液晶显示模块，液晶屏上可显示操作指示，配合响应按键操作，使得操作简单方便。

#### ● 方案二详细设计：

根据外差式频谱分析仪的原理，系统的总体可以划分为：本机振荡器、放大器、混频器、滤波器、检波器和显示等部分。实施方案如下：

##### 1) 本机振荡器方案：

本机振荡器的输出应为线性的扫频输出，其输出的频率范围应与输入信号的测试范围一致。产生线性扫频输出的方法有两种：压控振荡器法采用线性的锯齿电压输入去控制其输出的频率；直接数字合成法采用数字方式直接合成所需的波形。实现方案有三个。



方案一：采用 LC 正弦波振荡器与变容二极管产生本振频率，通过改变变容二极管两端电压，使振荡电路输出频率发生改变；

方案二：采用 FPGA 实现 DDS。将正弦波信号的一个周期的离散样点的幅度数值量存于 RAM 中，以一定的地址间隔读出，经 DA 转换器转换输出，再经低通滤波滤除 D/A 带来的高次谐波，即可获得所需要的波形；

方案三：采用专用 DDS 集成芯片来产生正弦波，如 AD9851、AD9858 等。

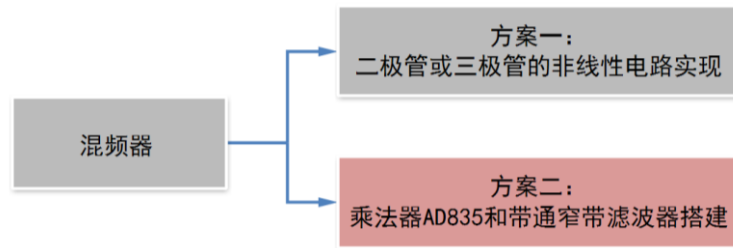
方案一为压控振荡法，其优点是电路简单，缺点是频率控制的精度较差，在频率范围较大时扫频的线性性难以保证，从而影响到频谱分析仪的频标精度。方案二、三为直接数字合成法，其输出频率的分辨力和精度高，宽范围扫频输出的线性好。其中方案二采用 FPGA 产生正弦波，通过改变地址步进间隔即可实现不同频率输出，但要以较小失真度产生 30M 正弦信号，比较困难，且电路复杂。而采用专用 DDS 集成电路只需少量外围元件就能构成一个完整的信号源，而且控制方便。因此选择方案三用 AD9851 实现本振。

##### 2) 放大器方案：

放大器电路方案与系统方案一中相同，选用 AD603 放大器实现。

##### 3) 混频器方案：

混频器可以利用二极管的非线性实现或采用集成的模拟乘法器实现。



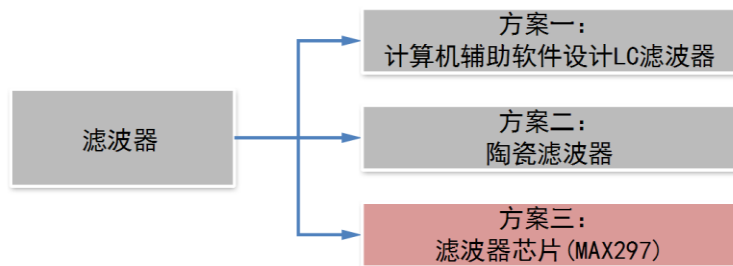
方案一：采用二极管或三极管的非线性电路实现；

方案二：用乘法器 AD835 和带通窄带滤波器搭建混频器，将本振信号和输入信号相乘得到二者频率的和差信号，达到混频的效果。

方案一因分立元件较多，因此电路较为复杂，调试也相对困难，而方案二采用 AD835，输出幅度在不同频率值时相对稳定，外围电路也相对简单，不需要进行复杂的调零调试。因此选择方案二。

#### 4) 滤波器方案：

滤波器决定了频谱分析仪输出频谱的分辨力和形状。



方案一：利用计算机辅助软件设计 LC 滤波器；

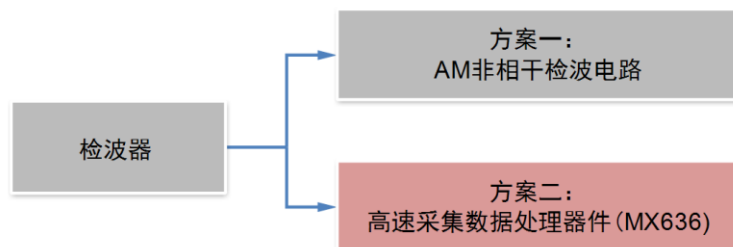
方案二：使用陶瓷滤波器（如 HLB465B）；

方案三：采用滤波器芯片（MAX297）。

方案一中 LC 滤波器设计和调试的过程相对复杂，而且其 Q 值很难做高；方案二中陶瓷滤波器有许多现成的标准商品可供选择，Q 值较高，但其频率范围和工作频点较少，插入损耗较大；方案三中 MAX297 为 8 阶开关电容滤波器，可以实现截止频率 0.1~50KHz 的可调，很容易满足题目的要求。其带内增益平坦，带外衰减速度很快。因此选择方案三。

#### 5) 检波器方案：

检波器作用是完成输出调幅信号的解调。



方案一：采用经典的 AM 非相干检波电路；

方案二：采用高速的数据采集和处理器件 MX636，还可以直接对混频、滤波后的中频信号进行采样和滤波、检波处理。

方案二使得系统的设计和调试更加灵活、方便，系统达到的指标更好。因此选择方案二。

#### 6) 显示控制方案：

频谱分析仪的输出可以借助示波器来显示。示波器的显示除了需要将解调后的信号输入

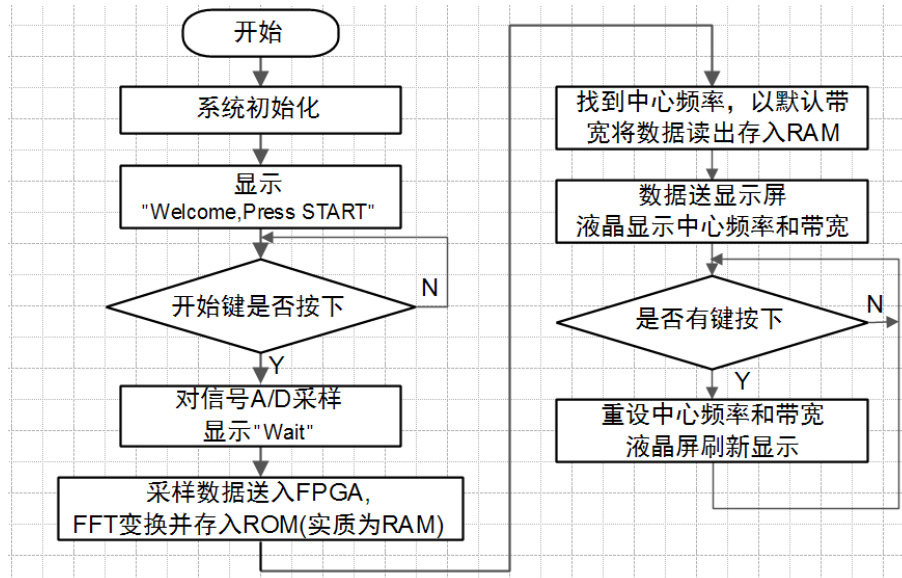


到其 Y 轴外，还需要同步产生一个线性锯齿电压给 X 轴。频标则可以利用 Z 轴或其他方式实现。另外，系统还要求能够自动识别不同的调制信号。为此，系统中还需要一个数据采集和处理系统，以完成对示波器显示的控制和对信号的处理和识别。

### 4.3 软件部分流程图设计

#### 1) 系统方案一软件流程设计：

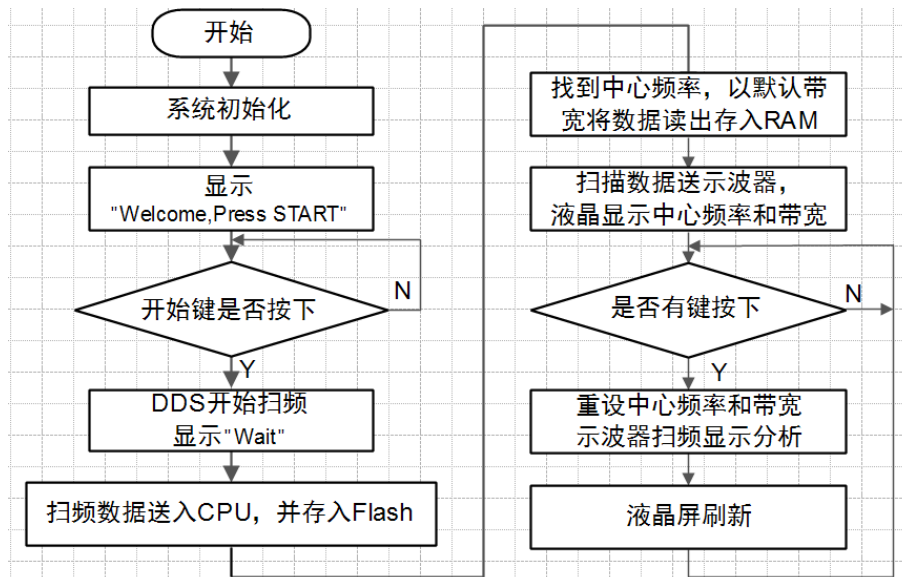
方案一动态信号分析法频谱分析仪的软件设计流程如下：



图表 4 动态分析法频谱分析仪软件流程框图

#### 2) 系统方案二软件流程设计：

方案一扫频法外差式频谱分析仪的软件设计流程如下：



图表 5 扫描调谐分析法的超外差式频谱分析仪软件流程框图

## 5. 硬件设计与实现

## 5.1 本振电路

### 1) 中频的选择:

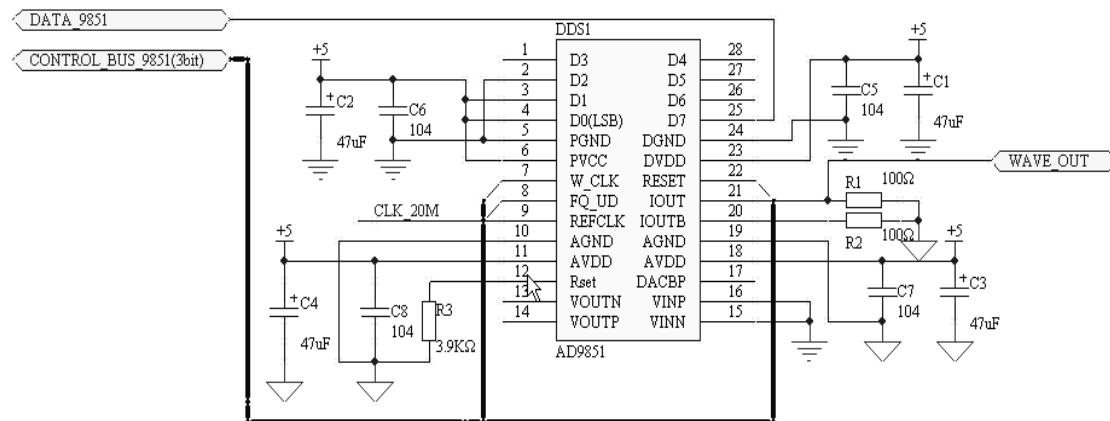
混频器的输出信号中除了需要的差额信号外,还存在一些谐波频率和组合频率,如果这些组合频率接近中频并落在中频放大器的通频带内,则会形成干扰。设本振信号频率为  $f_{LO}$ , 输入信号频率为  $f_s$ , 中频为  $f_i$ , 组合频率为  $f_k$ , 当  $f_k = \pm pf_{LO} \pm qf_s \approx f_i$  时会形成干扰。取  $f_i = f_{LO} - f_s$  去除不可能存在的情况,得到:

$$\frac{f_s}{f_i} = \frac{p \pm 1}{q - p}$$

用不同的  $p, q$  值带入上式算出相应的值。结合扩展部分,本题要测量的波段范围为 1~30MHz, 选中频 = 458.5kHz, 则在整个波段内,  $f_s/f_i = 2.15 \sim 65$ , 满足这一范围的组合频率干扰点很少。

### 2) DDS 设计:

输入信号的频率范围为 20KHz~20MHz, 中频为 458.5KHz, 则本振频率的频率范围为: 0.4785MHz~20.4585MHz。由于振荡频率高达 20.4585MHz, 因此选用专用 DDS 芯片来产生本振频率。AD9850 内部主要包括一个可选用的六倍频器, 高速 DDS 模块和高速十位 A/D 转换模块, 可以用较低的外部时钟和简单的外围元件实现较宽频带内的频率精度较高正弦波合成或者各种调制。这里用它合成正弦波, 原理图如下。



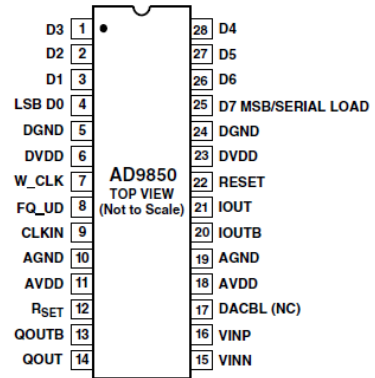
图表 6 AD9850 的典型应用 DDS 电路原理图

现将其工作原理简述如下:DDS 核中最基本的部件包括一个相位累加器和余弦 ROM 表和一个 DAC。相位累加器累加得到的值作为余弦相位即 ROM 地址送入余弦 ROM 表, 余弦表的输出送 DAC 输出成模拟信号。通过改变相位累加器的累加步长就可以改变输出信号的周期; 将相位累加器输出的相位加上一个相位偏移量就能够灵活的控制输出信号的相位差; 将查表的结果乘以一个幅度控制字再送 DAC 输出就可以方便的控制输出信号的幅度。改变 ROM 表中存储的数据就可以输出各种自定义波形。查表的频率等于系统时钟频率, 因此输出的信号只要通过一个固定截止频率的低通滤波器就能够滤掉采样时钟频率。由奈奎斯特采样定律可以知道 DDS 输出信号的最高频率为系统时钟频率的一半。本次设计使用 100MHz 有源晶体振荡器为 AD9850 提供时钟, 在片内配置为 6 倍频工作, 因此 DDS 实际采样时钟为 600MHz。

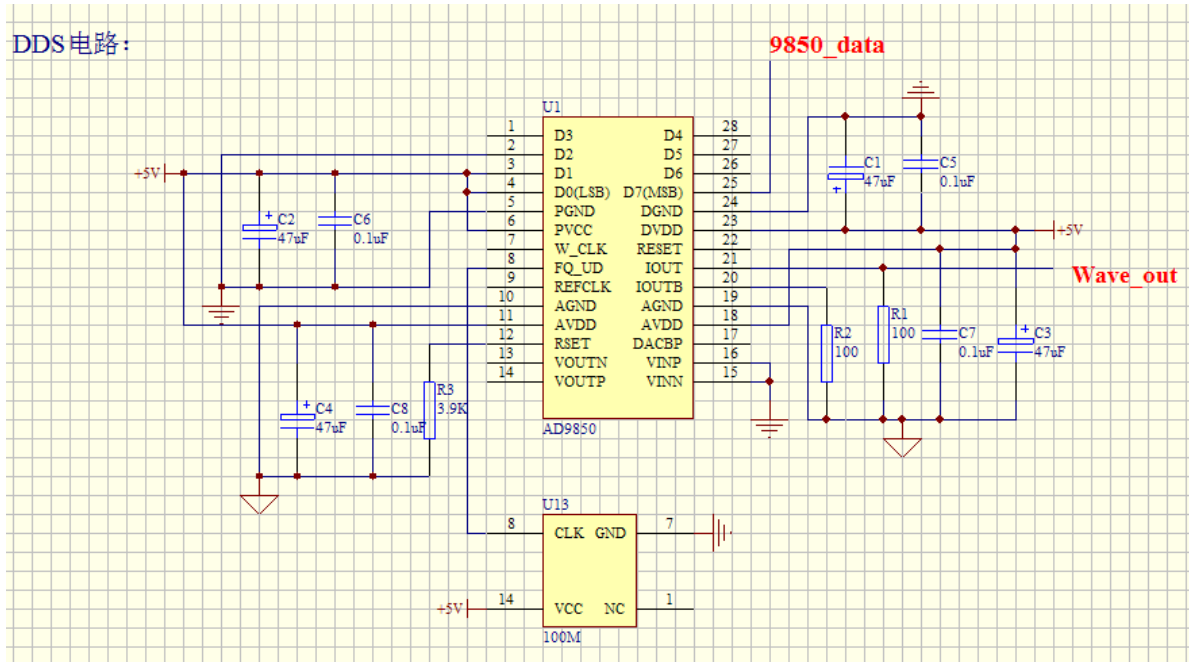
AD9850 输出频率可由下式得到  $f_{waveout} = SYSCLK * PHASE / 2^{32} Hz$ , 其中 SYSCLK 是系统工作时钟, PHASE 是通过串行数据线 DATA\_9850 和控制总线 CONTROL\_BUS\_9851(3bit) 预置的 32bit 频率控制字。

合成正弦波的幅度由下式决定： $V_{waveout} = IOUT \cdot R_1 = 39.3 / R_{set} \cdot R_1$ 。IOUT 为 PIN21 输出的电流大小，由上式可以看出，它由 PIN12 外接的电阻  $R_{set}$  决定。R1 为 PIN21 外接的电阻，将电流转换为电压输出。这里  $R_{set} = 3.9K\Omega$ ， $R_1 = 100\Omega$ ，则正弦波幅度约为 1V。

D0~D7	8 位数据输入口，可给内部寄存器装入 40 位控制数据
PGND	6 倍参考时钟倍乘器地
PVCC	6 倍参考时钟倍乘器电源
W-CLK	字装入信号，上升沿有效
FQ-UD	频率更新控制信号，时钟上升沿确认输入数据有效
REFCLK	外部参考时钟输入
AGND	模拟地
AVDD	模拟电源(+5V)
DGND	数字地
DVDD	数字电源(+5V)
RSET	外部复位连接端
VOUTN	内部比较器负向输出端
VOUTP	内部比较器正向输出端
VINN	内部比较器的负向输入端
VINP	内部比较器的正向输入端
DACBP	DAC 旁路连接端
IOUTB	“互补” DAC 输出
IOUT	内部 DAC 输出端
RESET	复位端。低电平清除 DDS 累加器和相位延迟器为 0Hz 和 0 相位，同时置数据输入为串行模式以及禁止 6 倍参考时钟倍乘器工作



图表 7 AD9850 各引脚功能介绍



图表 8 DDS 最终电路设计

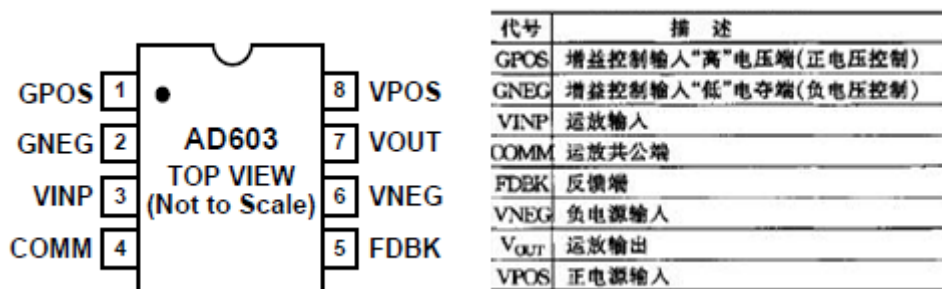
## 5.2 AGC 自动增益控制电路

在小信号输入时，为降低噪声，在输入端加一个前置放大器，使频谱分析仪系统的噪声系数降低。同时为使系统输入阻抗与信号源输出阻抗匹配，在运放的同相输入端接一个 50

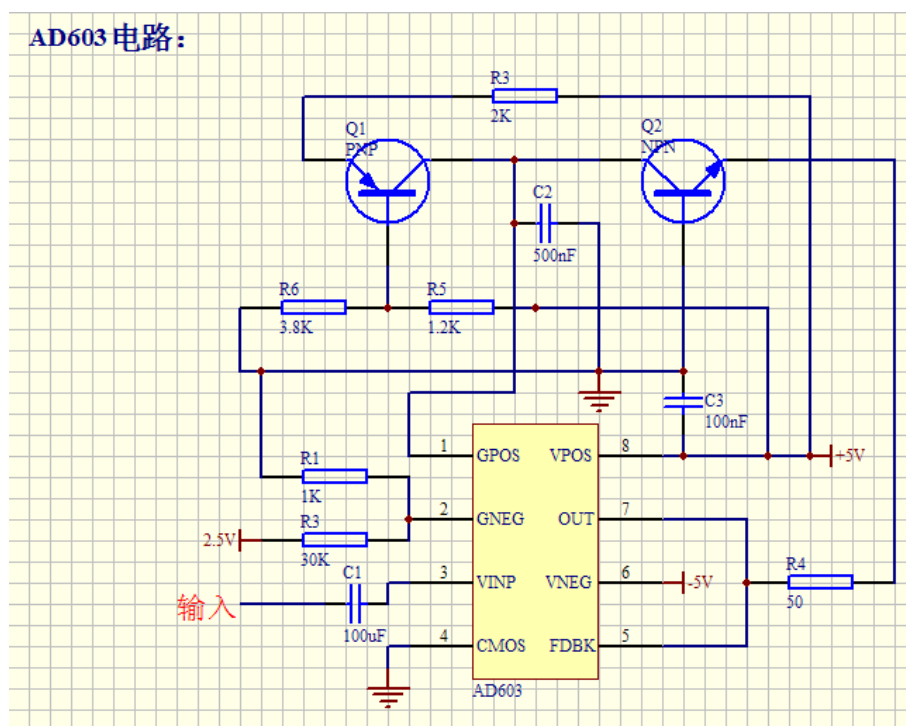
$\Omega$ 电阻到地，由于运放同相输入端阻抗很大，输入信号阻抗几乎为  $50\Omega$ ，达到阻抗匹配。同时，由于后级乘法器选用 AD835，在满足一定精度下要求输入信幅度小于 1V。因此当输入信号变化范围较大时，输出信号要能基本稳定。

AD603 是一款 90MHz 带宽、增益可调的运算集成放大器芯片，增益与控制电源呈线性关系，增益变化范围为 40dB,增益控制转换比例为 25mV/dB,增益-11~30dB 时有 90MHz, -9~+51dB 时有 9 MHz, -1~+41dB 时有 30 MHz 带宽。难点就是尽量滤出控制电压的纹波及干扰，因为芯片 AD603 对控制电压非常敏感，微小的电压波动就能造成输出波形上下起伏。所以采用这种方案屏蔽和抗干扰措施很重要。

可以用 AD603 搭建 AGC 电路，其特点为：当输入信号较强时，自动将增益降低；当信号较弱时，又使其增益自动增高，从而保证输出信号幅值的相对稳定。



图表 9 AD603 各引脚功能介绍

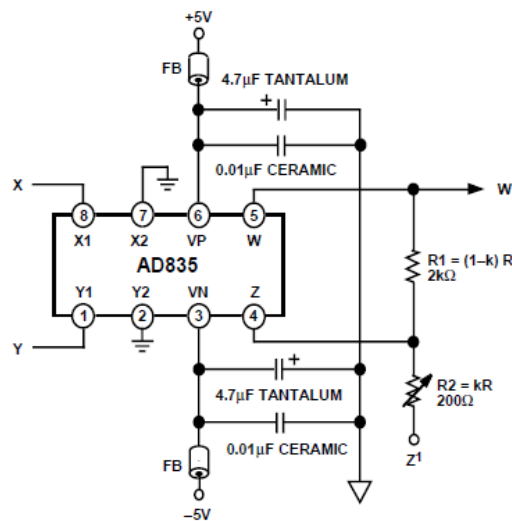


图表 10 AD603AGC 电路最终电路图

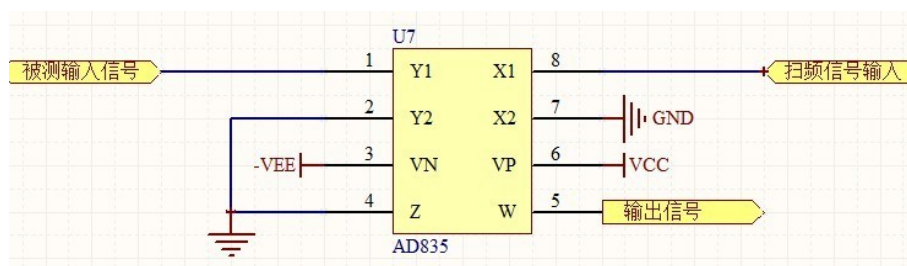
### 5.3 混频电路

混频电路采用的是以 AD835 为核心器件而搭建的电路，AD835 是一款高带宽 (250MHz)，四信号输入乘法器，其输出噪声只有 50nV，在输入信号为 30MHz 时，其输出噪声为 0.274mV。其输入信号是 X1 与 Y1 相乘后混频。X1, Y1 的输入电压范围在一 1~

+1 V 较为合适， $V_{pp}$  至少应大于 50 mV。使用 AD835 混频时应注意输入混频器的信号中不能叠加直流分量。要使直流分量的频率为 0，使得输出信号中有另一输入信号不能发挥混频器的作用。具体电路如图所示：



图表 11 AD835 用作混频器的典型电路



图表 12 AD835 混频电路最终电路

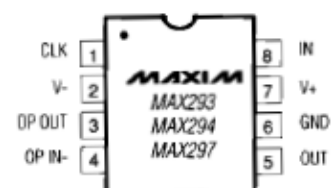
输出信号  $W = XY + Z$ ，其中  $X = X_1 - X_2$ ,  $Y = Y_1 - Y_2$ 。将扫频信号加在 8 脚  $X_1$  端，输入信号加在 1 脚  $Y_1$  端，而且输入信号的幅值不宜过大，需要控制在 -1~+1V 直接。为了使 AD835 能够更好的工作，在正负电源两端加电容去耦，同时加 0 欧姆电阻，防止高频信号干扰。

## 5.4 中频滤波电路

若选择频谱的分辨率为 10KHz，则每个扫描点间隔为 10KHz，以频率点为中心，左右 5KHz 范围内为有效值，所以滤波器需要 5KHz 的带宽。MAX297 是 8 阶低通开关电容滤波器，采用输入时钟频率控制输出截止频率的方法实现模拟信号和数字信号的滤波。通过调整时钟，截止频率的调整范围为 0.1Hz~25kHz，既可用外部时钟也可用内部时钟作为截止频率的控制时钟，时钟频率和截止频率的比率 50 : 1，既可用单+5V 电源供电也可用±5V 双电源供电。

MAX297 电容滤波器的管脚功能定义如下：

CLK	时钟输入
OP OUT	独立运放的输出端
OP INT	独立运放的同相输入端
OUT	滤波器输出
IN	滤波器输入
V-	负电源，双电源供电时 -2.375~-5.5V 之间的电压，单电源供电时 V-=0



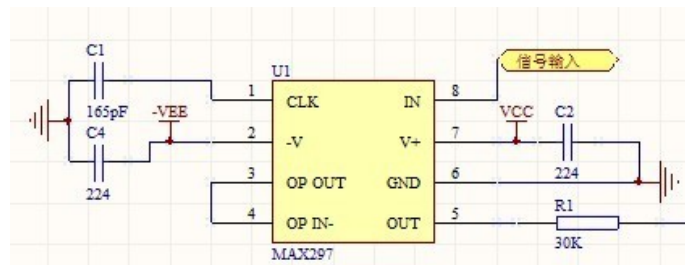
V+	正电源，双电源供电时 $V_+=+2.35\sim+5.5V$ ,单电源供电时 $V_+=4.75\sim 11.0V$ 。
GND	地线。单电源工作时 GND 端必须用电源电压的一半作偏置电压
NC	空脚，无连线

图表 13 MAX297 各引脚功能介绍

MAX297 的极限电气参数为：电源电压 ( $V_+ \sim V_-$ )12V；任意脚输入电压为  $V_- - 0.3V \leq V_{IN} \leq V_+ + 0.3V$ 。其的时钟信号既可幅外部时钟直接驱动也可由内部振荡器产生。使用外部时钟时，无论是采用单电源供电还是双电源供电，CLK 可直接和采用+5V 供电的 CMOS 时钟信号发生器的输出相连。通过调整外部时钟的频率，可完成滤波器拐角的实时调整。当使用内部时钟时，振荡器的频率由接在 CLK 端上的电容。MAX297 的截止频率和时钟的比为 1:50，由截止频率为 5KHz 以及

$$f_{osc} (KHz) = \frac{10^5}{3C_{osc} (pF)} \text{ (时钟频率与电容值关系)}$$

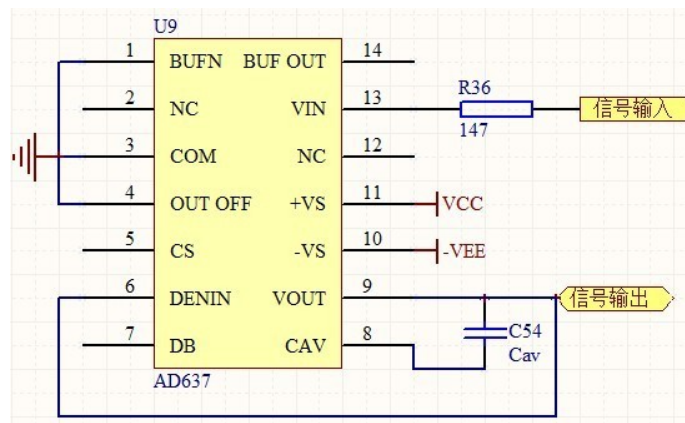
可得  $C_{osc} = 133pF$ ，实际取  $C_{osc} = 120pF$ ，经测试器截止频率为 5.6KHz。设计的电路如图示。



图表 14 MAX293 滤波电路最终电路

## 5.5 有效值检测电路

有效值检测电路时采用 AD637 为主要器件所搭建的电路，其典型接法如图所示。



图表 15 AD637 有效峰值检测最终电路

AD637 转换建立时间  $\tau = 25ms / uF \times C_{av}$ ，转换出信号纹波  $V_{P-P} = 50/6.3\tau f$ ，转换出信号的直流误差  $\gamma = 1/(0.16 + 6.4\tau^2 f^2)$ ，对于转换要求是建立时间短，纹波小，误差小，最终考虑取  $\tau = 2.5ms$ ，即  $C_{av} = 0.1uF$ 。

## 5.6 控制、键盘、显示电路

控制电路选择单片机 MSP430 负责：利用内部 ADC 完成信号采样；通过 I/O 与外围器件(LCD、键盘)相连；控制 DDS 芯片扫频。

大致流程为，当用户键入测量频带范围后，MCU 控制 DDS 模块在频带范围内以 5KHz 为步进产生相应的频率的正弦波，经过 AGC 模块将幅度控制在 1V 左右，与经 AGC 模块放大的输入信号一起送入混频模块，混频的结果经由中频滤波的低通滤波器，并经过检波模块的 RMS-DC 电路的变换，送出 DDS 产生的频率所对应的正弦波的真有效值。

## 6. 软件设计与实现

### 6.1 键盘接口设计

本系统采用 4\*4 的键盘输入，按键功能分配如下图所示：键 1~10 分别对应数字 0~9；键 15 对应小数点；键 13 为单位转换控件，用于用户选择频率单位 K/M Hz 切换；键 11 和键 12 为频率输入按键，分别用于输入扫频最低频和最高频；键 14 为确认按键，用于发出初始扫描频率及控制 LCD 显示屏，键 16 为清零和重启按键。

启动程序后，通过按键 11 和按键 12 分别输入信号扫描频率最低频和最高频，在频率输入过程中，键盘接口提供单位转换按键 13，方便用户使用。输入扫描频率完成后，按下按键 14，单片机向 DDS 输入当前扫描频率，在得到该频率的频谱点坐标并在 LCD 存储后，单片机自动向 DDS 发送下一个扫描频率，依次将得到 16 个扫描频谱点并在 LCD 显示屏上显示。

代码设计中，考虑到 Cry12864 型 LCD 显示屏本身的限制，设输入的扫描最低频为  $f_L$ ，最高频为  $f_H$ ，则第  $i$  个扫描频率为  $f_i = f_L + i \cdot (f_L - f_H) / 15$ 。

0	1	2	3
4	5	6	7
8	9	FL	FH
K/M	确认	小数点	清零/ 重启

图表 16 按键功能分配

### 6.2 UART 串口通信设计

mSP430 具有两个串行端口(USART)，可以使用其中的一个作为多处理器之间的通信端口。由于串行通信的架构限制，mSP430 采用 UART 串行通信模式组成的多处理器系统，必须建立一个主处理器和若干从处理器。主处理器的 TXD 端与所有从处理器的 RXD 端相连，所有从处理器的 TXD 端与主处理器的 RXD 端相连。

在这个结构中，主处理器通过 TXD 端发送出指令报文，传输到从处理器的 RXD 接收端；从处理器对指令报文进行解包并且对这个指令报文进行响应。从处理器的响应报文通过 TXD 发送到主处理器的 RXD 接收端，主处理器获取响应报文确认指令是否被正确执行。从这个结构上看，主处理器可以与任何从处理器进行通信，任何从处理器也可以和主处理器进行通信，但是从处理器与从处理器之间却不可以进行直接的通信。

本设计中的 UART 串口功能主要实现 msp430 与 DDS 之间的串口通信，采用最基本的单通道单次通信模式，将 msp430 输出的信号扫描频率输入到 DDS 中用于频谱合成。

### 6.3 LCD 显示屏的设计

本设计中，LCD 显示部分由 Cry12864 型 LCD 显示屏完成。Cry12864 型 LCD 显示屏是一款图像点阵液晶显示屏，它具有显示质量相对较高、数字式接口、体积小、质量轻等优点。但出于成本的考虑，其最大缺点在于分辨率较低，无法和高成本的数字式 LCD 显示屏相媲美。同时由于其分辨率仅为 128\*64，所以频谱图像上仅将最清晰的显示 16 个频谱点，分别对应 16 个扫描频率。

坐标轴部分为人为绘制的标准坐标图，采用 BMP 图像码制转换的方式作为 LCD 显示屏的背景图像，横轴坐标为 16 个扫描频率的频谱点，纵轴坐标为经 64 位 AD 量化后的扫描点电压值。

### 6.4 ADC 的读取与设计

ADC 部分采用 msp430 提供的 ADC12 结构模块（msp430 单片机的 ADC12 模块是一个 12 位精度的 A/D 转换模块，它具有高速度、通用性等特点），代码部分实现功能为对中频滤波后的模拟电压值进行抽样判决，取 200 次后的抽样结果最大值作为对应扫描频率的电压模拟值，然后经 64 位量化后显示在 LCD 显示屏上。

## 7. 系统测试与结果

### 7.1 主要仪器仪表

系统容易受到温度、高频信号和强磁场的干扰，测试时必须在室温、无高频信号源及无强磁场干扰的条件下进行，并确保供电电源的稳定性，测试仪器设备如下表所示。

序号	名称、型号、规格	数量	备注	出厂编号
1	Tektronix 示波器 TDS1002B-SC	1	测试时使用的是带夹子的双绞线， 无探针	00811572
2	函数信号发生器 EE1643C 型	2	连接线为带夹子的双绞线， 无高频时更换使用的线	00901037 00901040
3	直流稳压源 DF1731SLL3A	1		080901156
4	数字万用表 UT39A	1	UNI-T	3100746022

图表 17 测试使用的主要仪器

### 7.2 调试电路的方法和技巧

调试前要作好仪器仪表的准备工作：根据调试内容选用合格的仪器仪表；检查仪器仪表有无故障，量程和精度应能满足调试要求，并熟练掌握仪器仪表的正确使用；将仪器仪表放



置整齐，经常读取信号的仪器应放置于便于观察的位置。

检查的主要方法有两种：

(1)直观检查。按照电路原理图认真检查安装的线路，看是否有接错或漏接的线，包括错线、少线和多线，特别注意检查电源、地线是否正确。信号线、元器件引脚之间有无短接，连接处有无接触不良，二极管、三极管、集成电路、电解电容等引脚有无接错。也可用手轻拉导线并观察连接处有无接触不良。一般按顺序逐一对应检查，为防遗漏，可将已查过的线在图上做出标记，同时检查元器件引脚的使用端是否与图纸相符合。

(2)借助于万用表“R\*I”档或数字万用表带声响的通断测试挡进行测试。注意观察连线两端连接元器件引脚的位置是否与原理图相符合，而且尽可能直接测元器件引脚，这样可同时发现引脚与连线接触不良的故障。

另外要特别注意检查电源，包括电源供电(包括极性)、信号源连线是否正确检查直流极性是否正确，信号线连接是否正确；电源端对地是否存在短路，在通电前，断开一根电源线，用万用表检查电源端对地是否存在短路等。

### 7.3 调试故障、产生原因及排除方法

#### ● AGC 自动增益控制模块故障调试

##### 1) 芯片过热烧毁

产生原因：电源电压过大。

排除方法及调试心得：之前烧毁的一片 AD603 芯片是在双电源模式下  $\pm 10V$  时，芯片工作没有问题，输出波形正常，但在工作后不到 1 分钟内芯片过热发出焦糊味，后来改为  $\pm 5V$  供电无此问题。虽然电源大小并未超出芯片工作电源上限，但考虑到芯片的工艺水准，对于此类专用芯片，一定要严格考虑供电要求，并且尽量选择不超过 5V 左右的供电。实验中用的是稳压源供电，一旦稳压源输出电流过大（如超过 0.05A），则可能使 AD603 过烧烧毁。

##### 2) 输出波形失真

排除方法及调试心得：输入信号必须直接接在 3、4 脚上，否则影响精度。脚 4(COM) 必须与输入信号的地线相连，因为它们之间若有明显的阻抗存在将降低增益的精确度。注意 AD603 驱动的负载阻抗在 100 欧左右时失真最小。

##### 3) 输出电压幅度不能稳定在 $\pm 1V$

AD603 输出电压的幅度与负载电阻有关：如外接负载为 500 欧姆时，输出电压的幅度为  $\pm 2.5V$ ；如外接负载为 100 欧姆时，输出电压的幅度为  $\pm 1V$ 。因此 AD603 的 AGC 电路中可以添加一个射极跟随器以稳定输出  $\pm 1V$ 。

##### 4) 输出波形出现削波情况

产生原因：DDS 输出波形带有直流偏置

排除方法：在其进入放大电路之前，对其进行直流滤波。即在输入端加入隔直电容。

##### 5) 其它：

参考电压必须非常稳定；信号输入端加电容去除直流分量；AD603 的 AGC 电路容易自激，电源和地之间加去藕电容，各级电源之间加电感线圈隔离。

#### ● 混频模块调试

混频模块碰到的问题主要是网上购买的芯片的质量问题，当在示波器上观察到的正弦信号特征为 50Hz50mV 则大致可确定观察到的是噪声的波形；除此之外，示波器在使用时不要用自动设置 autoset，否则当秒格 M 选择不当时，测出来的频率和幅度的信息往往是错的；最后需要注意的是，AD835 混频输入信号要隔直且要注意输入信号大小。

- 中频滤波模块调试

中频滤波模块在单模块测试时没有问题，但整体联调时芯片烧毁，后来反复测试发现，MAX293 对负载大小有要求，负载不可小于 20K，因此可以在输出端口接一个 30K 的电阻来避免电流过大烧毁芯片。

- 软件调试过程中的经验积累

在软件调试的过程中，我们组遇到了不少问题，但都在老师、学长的帮助下，通过自己的努力是问题得到了解决。

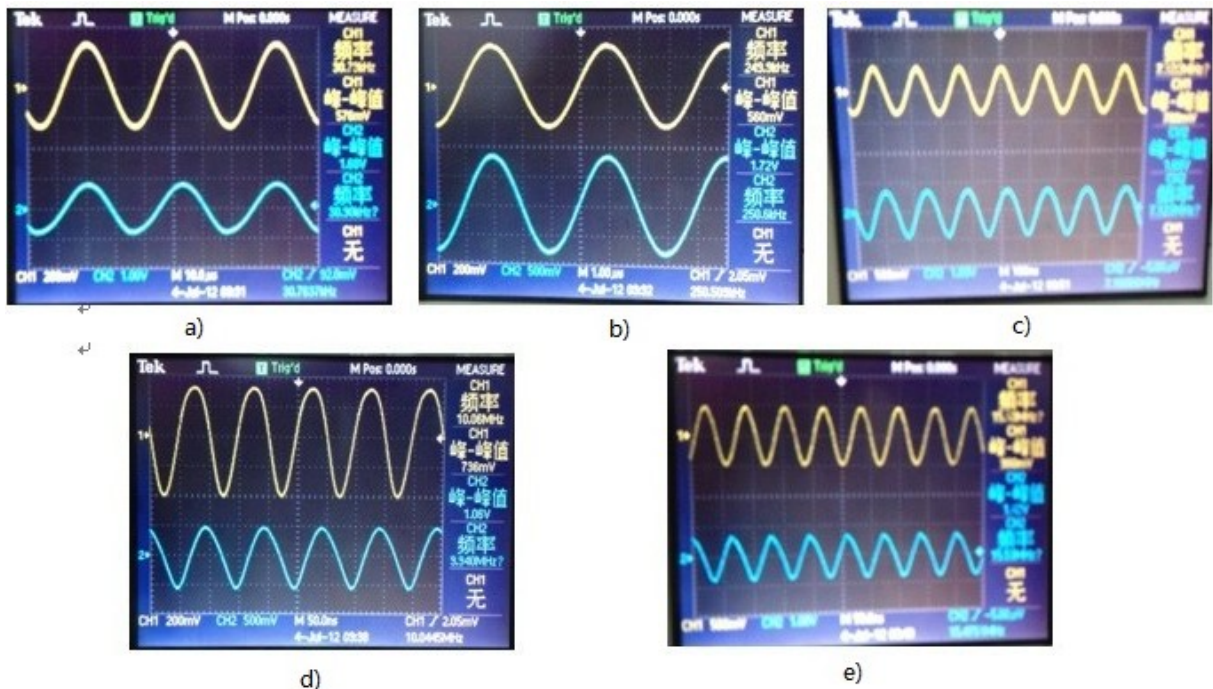
1) 在 LCD 显示屏的设计中，由于显示屏分辨率为 128\*64，且一次显示 1 个字符（即 8bit），所以理论上最大扫描点数仅为 16，于是为了美观起见，我们设计亮度显示的二进制码为 00011000（即使中间部分点亮）。另外，在扫描点显示位置调试过程中，我们组由于不熟悉 Cry12864 显示屏的内部排版结构，也经过了相当长时间的摸索，使用 write\_cmd 指令是之出现在正确的位置上。

2) 在 UART 串口通信的调试过程中，虽然根据题目要求仅采取单通道单次传输模式，但由于缺乏对 ad9850 的传输指令与通信协议的了解，我们组同样经历了相当长时间的调试。

3) AD 转换部分，由于预先的模拟过程中，对模拟值有了较高的估计，所以最初部分在 LCD 显示屏上未能如愿产生波形。最终经过硬件部分与软件部分的联合调试，我们组实现了 64 位量化后的数值显示。

## 7.4 各模块测试结果

### 1) AGC 自动增益控制模块



图表 18 AGC 电路不同频率输出波形

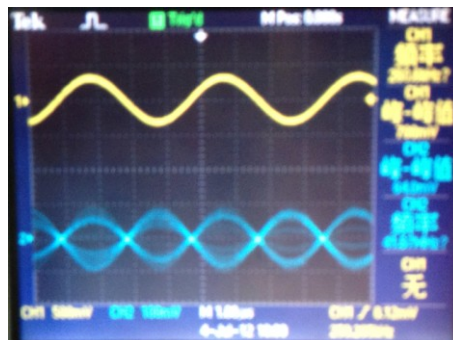
上图分别为输入信号为 30KHz、250KHz、7M、10MHz、18MHz 时 AGC 电路的输出结果，CH1(黄线)为信号源输出的波形，CH2 (蓝线)为 AGC 电路的输出结果。

对于 7M 以上的信号，已经不适于使用带夹子的双绞线做连接了，示波器的连线也应更换为探头，但因缺乏相关器材，实际任采用双绞线输出。可以看到 7M 及其以下输出波形良

好，7M 以上的频率，包括波形发生器发出的波形在示波器上也发生了失真，因此测试时，若 AGC 电路输出失真与波形发生器输出相差不大，则认为波形失真较小，符合设计要求。

实验测试发现对于  $V_{pp}$  在 200mV~2V，频率在 5K~18MHz 左右的信号输出波形较好(对于缺乏探头的示波器，用夹子测试时高频部分会有些许失真)，且高频部分的峰峰值会有些许下降。

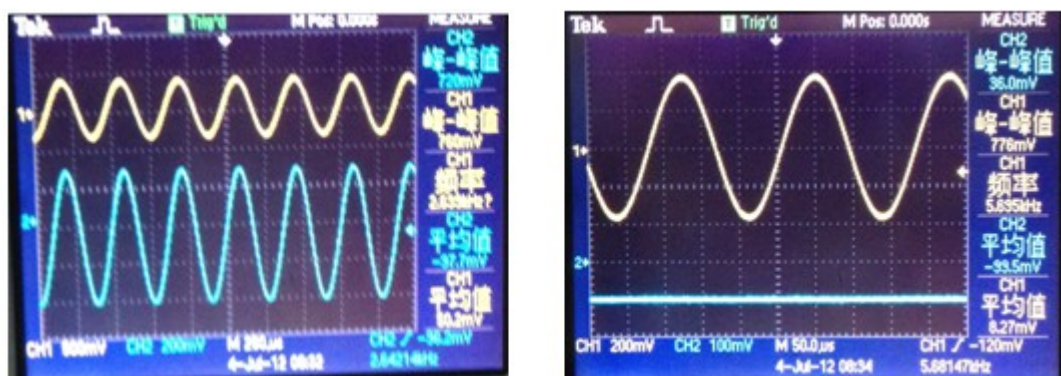
## 2) 混频模块



图表 19 混频模块测试结果

上图为混频模块测试输出结果，输入信号为来自信号源的 250KHz 和 40KHz 的正弦信号，如图 CH2 为混频结果，与示波器数学运算将两路信号源输入相乘得到的结果无差异。

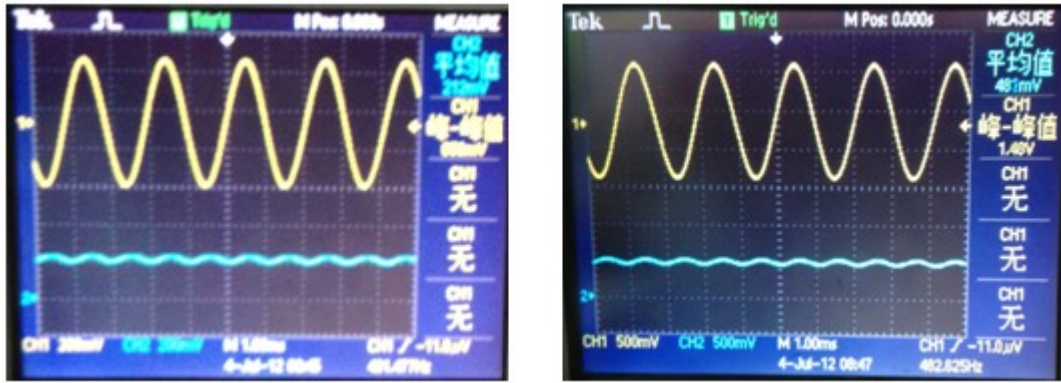
## 3) 中频滤波模块



图表 20 中频滤波模块测试结果

上图为中频滤波模块的测试输出结果，当输入信号频率小于截止频率 5KHz 时，输出信号与输入信号峰峰值基本无差异，当输入信号的频率大于截止频率时 5KHz 时，输出信号为直流。

## 4) 检波模块



图表 21 检波模块测试结果

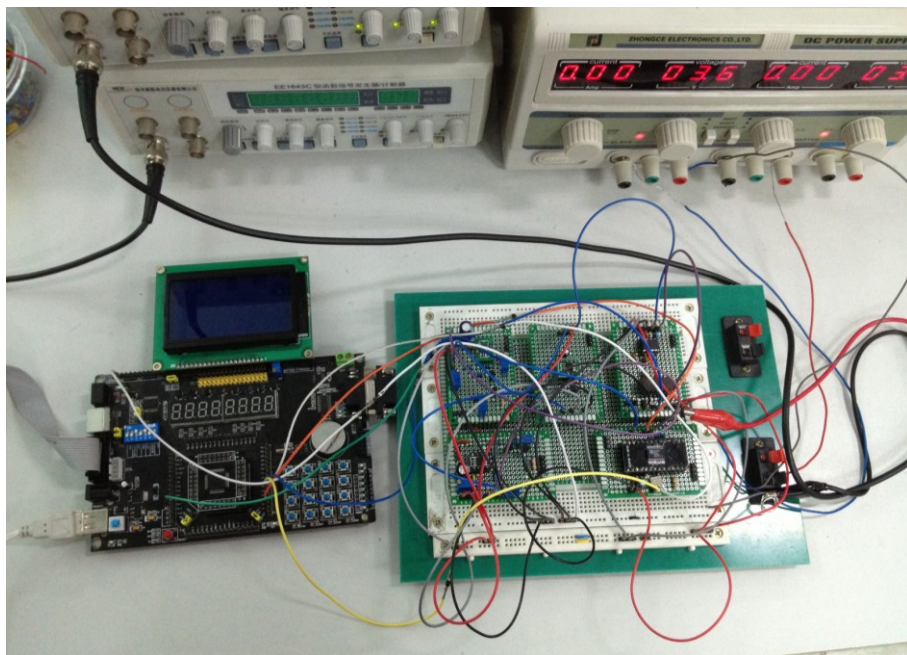
上图为检波模块 RMS-DC 电路测试输出结果，当输入信号峰峰值改变时，输出信号（本应为直流，但有小幅度的纹波）的平均值随之成线性比例改变。

#### 5) DDS 模块

通过 MSP430F149 单片机控制 9850 的 DDS 电路产生信号波形失真较小。

#### 6) 整机联调

由于 LCD 屏的分辨率较低，因此无法在照片上清楚显示 LCD 屏上显示的点列。



图表 22 设计成果

### 7.5 系统优缺点

本系统的优点在于，基于外差式原理设计的频谱分析仪器通过混合型的结构集成传统的数字式频谱分析仪和模拟式频谱分析仪的优点，既使用数字技术降低了成本、增加了系统的可靠性，又通过外差式技术克服了纯数字式频谱仪仅用于低频段的局限，其要点在于移频滤波。系统测量频带范围主要决定于 DDS 电路可以产生的频率范围以及 AGC 电路的带宽，从而使得系统测量频带带宽不在依赖 MCU 本身的性能，DDS 电路由于内部有 6 倍频且采用外部晶振输入时钟，可以产生的信号的带宽可以进行进一步的提升。

本系统的第二个优点是模块化可插拔式的硬件设计，使得系统的性能可以进一步扩展，设计中使用的是一级的 AD603 的 AGC 电路，若更换为级联的二级 AGC 电路，则可测的频

谱宽度可以进一步扩展到 90M。

本系统的缺点是，由于 LCD 屏分辨率较低，只能显示 16 个点，使得实际计算的结果并不能够得到充分显示。

## 8. 课程设计总结

在这次课程设计中，收获颇多，可从以下几个方面讲述我的心得体会：

1. 完善规划：一个好的项目规划，可以有效完成高质量的项目内容，可以减少很多不必要的失误，所以前期对项目进行良好的规划是非常有必要的。

2. 重视调试：调试在嵌入式设计中是一个很重要的部分，除了在设计的过程中就要考虑好相应的调试方案并尽量使设计模块化以外，在系统测试调试，要随时做好相应的调试记录，大胆猜想出现的错误现象的可能原因，小心验证。

2. 分工合作：当接触一个大课题时，一个人无法独立完成所有任务，所以一个团队的团队分工是非常重要的，让各个组员做其擅长的事，并且能够最终完成项目任务，这是作为组长非常需要考虑到事。同时如何使各个模块的实现成果能够在一起完成整个系统，如何进行软硬件联调，如何在实验进展不顺利的时候依然能够很好的往前推进，这就是团队合作，所以良好的团队合作可以战胜一切困难。

## 9. 参考文献

- [1] 谢自美. 电子线路设计实验测试. 武汉：华中科技大学出版社，2006
- [2] 谭浩强. C 语言程序设计（第三版）. 北京：清华大学出版社，2008
- [3] 高吉祥. 全国大学生电子设计竞赛培训系列教程. 北京：电子工业出版社，2007
- [4] 黄智伟. 全国大学生电子设计系统设计. 北京：北京航空航天大学出版社，2006
- [5] 黄智伟. 全国大学生电子设计电路设计. 北京：北京航空航天大学出版社，2006
- [6] 黄智伟. 全国大学生电子设计技能训练. 北京：北京航空航天大学出版社，2006
- [7] 黄智伟. 全国大学生电子设计制作实训. 北京：北京航空航天大学出版社，2006
- [8] 黄智伟. 全国大学生电子设计系统设计. 北京：北京航空航天大学出版社，2006
- [9] 沈建华等. MSP430 系列 16 位超低功耗单片机原理与应用. 北京：清华大学出版社，2004
- [10] 洪利等. MSP430 单片机原理与应用实例详解. 北京：北京航空航天大学出版社，2010
- [11] 秦龙. MSP430 单片机 C 语言应用程序设计实例精讲. 北京：电子工业出版社，2006
- [12] 李智奇. MSP430 系列超低功耗单片机原理与系统设计. 西安：西安电子科技大学出版社，2008